

Laboratorio de Diseño Microelectrónico

Curso 2007-2008

Estudio de arquitecturas básicas

LDIM

Diseño medio 2008

Objetivos

- ✓ Implementar bloques básicos para el diseño microelectrónico *full-custom*
 - Sumadores
 - Biestables
- ✓ Diseño *bit-slice*
- ✓ Realizar una comparación de área-prestaciones de diferentes implementaciones
- ✓ Aprovechar los conocimientos previos
- ✓ Libertad de diseño elevada
- ✓ Trabajo en equipo

LDIM

Diseño medio 2008

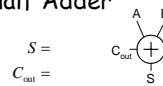
Sumadores

LDIM

Diseño medio 2008

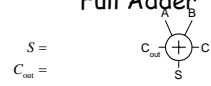
Suma de un bit

Half Adder



A	B	C _{out}	S
0	0		
0	1		
1	0		
1	1		

Full Adder



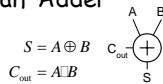
A	B	C	C _{out}	S
0	0	0	†	
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

LDIM

Diseño medio 2008

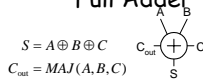
Suma de un bit

Half Adder



A	B	C _{out}	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Full Adder



A	B	C	C _{out}	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

LDIM

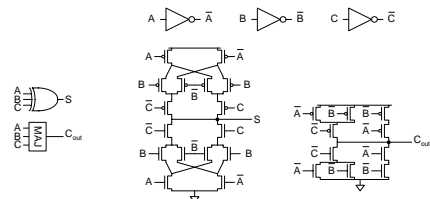
Diseño medio 2008

Diseño del Full Adder I

- ✓ Implementación directa de las ecuaciones

$$S = A \oplus B \oplus C$$

$$C_{out} = MAJ(A, B, C)$$

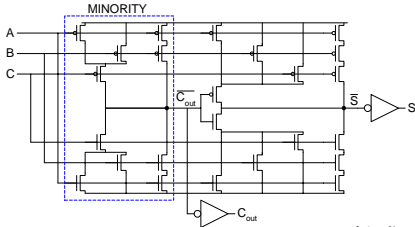


LDIM

Diseño medio 2008

Diseño del Full Adder II

- ✓ Factor S función de C_{out}
 $S = ABC + (A + B + C)(\sim C_{out})$
- ✓ El camino crítico es normalmente de C a C_{out} en el sumador *ripple*

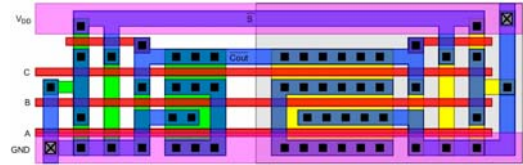


LDIM

Diseño medio 2008

Trazado

- ✓ Trazado inteligente
 - Utilizar transistores grandes en el camino crítico
 - Eliminar inversores de salida



LDIM

Diseño medio 2008

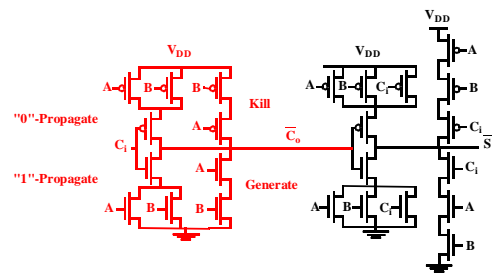
PGK

- ✓ Para un full adder, definimos lo que sucede con los acarreo
 - **Generate:** $C_{out} = 1$ independiente de C
 - $G = A \cdot B$
 - **Propagate:** $C_{out} = C$
 - $P = A \oplus B$
 - **Kill:** $C_{out} = 0$ independiente de C
 - $K = \sim A \cdot \sim B$

LDIM

Diseño medio 2008

Otra estructura: Mirror Adder



$$C_o(G,P) = G + PC_i$$

$$S(G,P) = P \oplus C_i$$

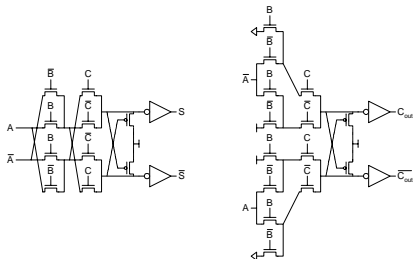
24 transistors

LDIM

Diseño medio 2008

Lógica (CPL)

- ✓ Complementary Pass Transistor Logic (CPL)
 - Ligeramente más rápido, área mayor

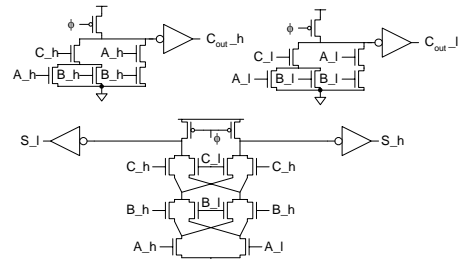


LDIM

Diseño medio 2008

Dual-rail domino

- Muy rápido, pero grande y con elevado consumo
- Útil en multiplicadores de alta velocidad

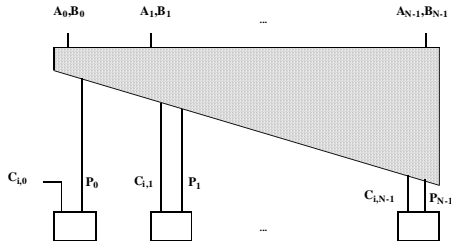


LDIM

Diseño medio 2008

LookAhead - Idea básica

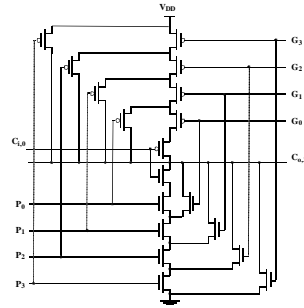
$$C_{0,k} = G_k + P_k C_{0,k-1} = G_k + P_k (G_{k-1} + P_{k-1} C_{0,k-2}) = G_k + P_k (G_{k-1} + P_{k-1} (\dots + P_1 (G_0 + P_0 C_{i,0})))$$



LDIM

Diseño medio 2008

Carry Look-ahead (CLA)



Lineal con el número de bits

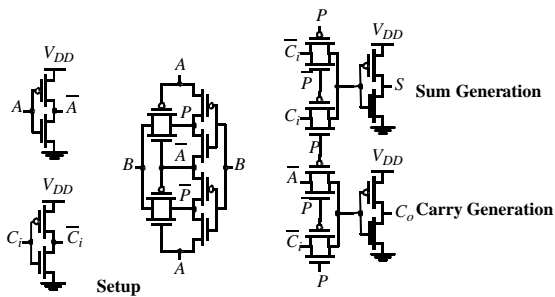
Puede haber problemas de fan-out en alguna línea

En la práctica no válido más que para 2 o 3 bits

LDIM

Diseño medio 2008

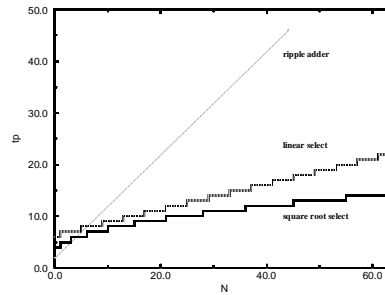
Transmission Gate Full Adder



LDIM

Diseño medio 2008

Comparación de retardos de sumadores



LDIM

Diseño medio 2008

FLIP-FLOPS

LDIM

Diseño medio 2008

Introducción

- ✓ Flip-flops D (DFFs) son uno de los componentes principales en FSMs;
- ✓ FSMs forman parte de la lógica de control → 20% del consumo del procesador;
- ✓ Tendencia: incremento de la complejidad de la lógica de control;
- ✓ Optimizar DFFs → optimizar procesador;

LDIM

Diseño medio 2008

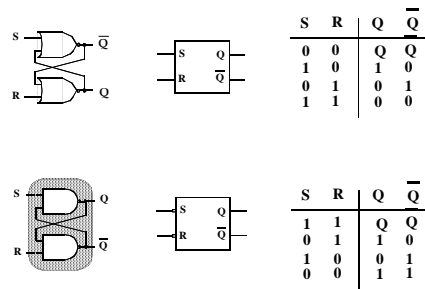
Dos enfoques de implementación

- ✓ Basados en báscula RS
 - Biestable JK
 - Biestable D
- ✓ Basados en cargas dinámicas
 - Implementación convencional
 - Implementación de área reducida
 - Implementación de consumo reducido
 - Implementación push-pull: optimización de prestaciones (velocidad)

LDIM

Diseño medio 2008

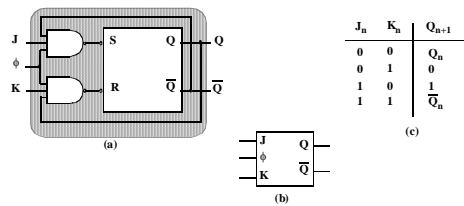
Rs-Flip Flop



LDIM

Diseño medio 2008

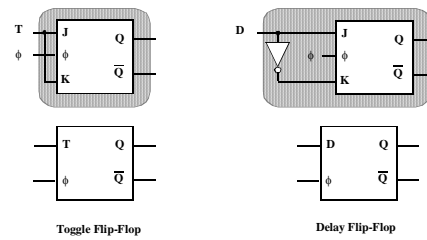
JK- Flip Flop



LDIM

Diseño medio 2008

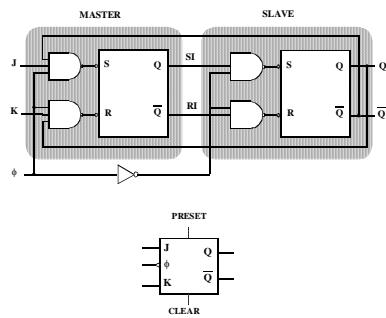
Flip-Flop D y T



LDIM

Diseño medio 2008

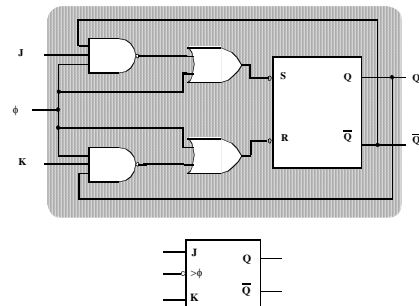
Master-Slave Flip-Flop



LDIM

Diseño medio 2008

Flip-Flop Disparado por flanco

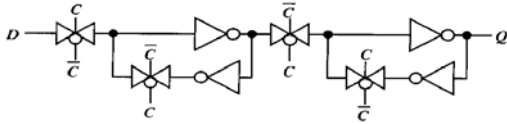


LDIM

Diseño medio 2008

Basado en carga: Tradicional

- ✓ Activo en flanco de bajada;
- ✓ Implementación mediante dos latches: 16 trts;
- ✓ Velocidad limitada por retardo de dos puertas;

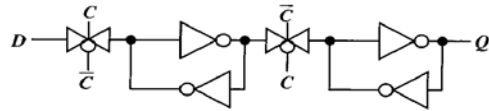


LDIM

Diseño medio 2008

Área reducida

- ✓ Se eliminan las puertas de transmisión de los bucles de retroalimentación;
- ✓ Consumo se incrementa en 18%;
- ✓ Velocidad se reduce en 42%;

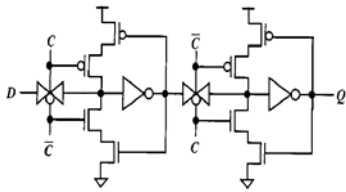


LDIM

Diseño medio 2008

Bajo consumo

- ✓ El inversor y la puerta de transmisión del bucle de retroalimentación se sustituyen por inversor tri-estado;
- ✓ Reducción de potencia en 1% y reducción de velocidad en 3%;

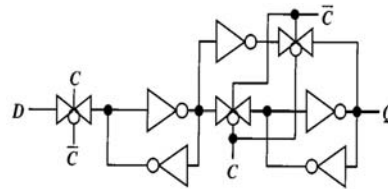


LDIM

Diseño medio 2008

Push-Pull

- ✓ Adición de inversor y puerta de transmisión entre las salidas de latches master y slave (efecto push-pull en el slave);
- ✓ 4 MOSFETs adicionales, 31% más rápido, 22% de consumo adicional;



LDIM

Diseño medio 2008