
Laboratorio de Diseño Microelectrónico

Curso 2012-2013, 2º Semestre

Pablo Ituero

Pablo Ituero

¿De qué es el curso?

- ✓ Es un curso de electrónica integrada
- ✓ Diseño de ASICs Full-custom mediante herramientas profesionales CAD
 - ASIC: circuito integrado de aplicación específica
 - CAD: flujo de diseño a través de una serie de pasos y herramientas software



Estilos de diseño I

- ✓ Circuitos *Full-custom*
 - Máxima densidad de integración y velocidad
 - Libertad absoluta de diseño
 - Coste muy alto → tiradas muy grandes para compensar
 - El tiempo de diseño se va en la realización del trazado
- ✓ Circuitos *Semi-custom*:
 - Diseñadores expertos crean una biblioteca de células de que se va a reutilizar en cada diseño
 - El esfuerzo de diseño se desplaza a la arquitectura y a la colocación de las células para reducir retardos
 - Partes críticas del circuito se siguen haciendo en full-custom
 - Muy buenos resultados de prestaciones en tiempo menor → tendencia actual para grandes tiradas.

Pablo Ituero

Estilos de diseño II

- ✓ Circuitos *Basados en Células*:
 - Utilizan una biblioteca de células y generadores de memorias.
 - Síntesis desde un código HDL, placement y rutado automático.
 - Actualmente es el tipo de ASIC más popular. Prestaciones medias-altas. Tiradas medias.
- ✓ *FPGAs y CPLD*:
 - Arrays de puertas ya fabricados, toda la parte de interacción con el fabricante, encapsulado, prototipado, testeo, etc., desaparece.
 - Ciclo de trabajo muy rápido. Ideal para prototipado o diseños de tiradas muy bajas.
 - Prestaciones limitadas debido a las estructuras prediseñadas.

Pablo Ituero

¿En qué nos concentramos?

- ✓ Diseño Full-Custom
- ✓ Los transistores van a ser nuestro elemento tecnológico principal
 - Utilizamos detalles de electrónica básica
 - Diseño mediante esquemáticos
 - Simulación analógica
 - Edición de trazados
 - Comprobación de trazados
- ✓ Metodología de diseño
- ✓ Trabajo en equipo

Pablo Ituero

Organización y Evaluación

- ✓ El laboratorio permanecerá abierto la mañana del jueves de 9 a 13h y todas las tardes de lunes a jueves de 16 a 20h.
- ✓ Práctica semanal de 3 horas en parejas
 - Herramienta de diseño *full-custom* Cadence
 - **Semana 1** (18-22 Febrero): aprendizaje de la herramienta. Diseño, simulación y caracterización de un inversor y de dos células básicas: NAND, NOR de dos entradas.
 - **Semana 2** (25-Febrero-1 Marzo): Parámetros, análisis de corners y análisis estadístico.
 - **Semana 3** (4-8 Marzo): edición de trazados, extracción y verificación de funcionamiento. NAND, NOR de dos entradas.
 - **Semana 4** (11-15 Marzo): circuitos secuenciales. Diseño, simulación y caracterización de registros dinámicos.

Viernes 22 Febrero: siguiente clase (13:00?)

- ✓ **4 semanas restantes:** elaboración de bloques básicos de un diseño de complejidad baja
- ✓ Posibilidad de una práctica optativa con células estándar al final del curso

Pablo Ituero

Organización y Evaluación (II)

- ✓ Distribución de los créditos
 - Teoría: 0,5 créditos ⇒ clases los viernes de 13 a 14
 - Práctica: 3,5 créditos ⇒ entrega final 26 Abril
- ✓ Profesorado:
 - Pablo Ituero Herrero
 - Depacho C-226
 - Mail pituero@die.upm.es
 - Tutorías: durante los turnos de laboratorio

Pablo Ituero

Herramientas y Tecnología

- ✓ Herramientas del laboratorio
 - Edición y síntesis de trazados: [Virtuoso XL](#)
 - Verificación de trazado (DRC y LVS): [Assura](#)
 - Extracción de parásitos: [QRC](#)
- ✓ Tecnología: AMS 0.35um
 - Alimentación: 3.3V
 - 4 Capas de metales

Pablo Ituero

Bibliografía

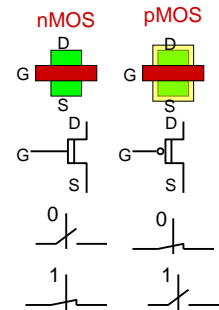
- ✓ Notas prácticas de la asignatura.
- ✓ *Digital VLSI Chip Design with Cadence and Synopsys CAD Tools*. Erik Brunvand. Addison-Wesley, 2010.
- ✓ *CMOS VLSI Design: A Circuits and Systems Perspective*. N. Weste, D. Harris. Pearson Addison Wesley, 2005
- ✓ *Principles of CMOS Design - A Systems Perspective*. N. Weste, K. Eshraghian. Addison-Wesley, 1985.
- ✓ *Introduction to nMOS and CMOS VLSI Systems Design*. Amar Mukherjee. Prentice Hall.
- ✓ *Digital Integrated Circuits. A Design Perspective*. (2ª Ed.) J. Rabaey. Prentice Hall, 2003.

Pablo Ituero

Práctica 1: diseño y simulación de un inversor

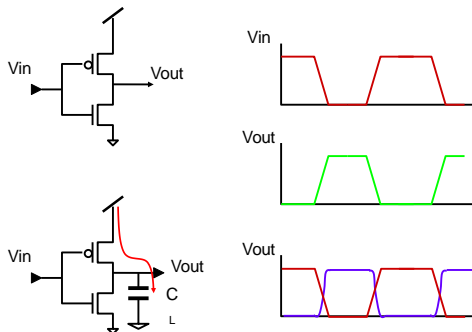
Vamos a utilizar modelos sencillos de transistores:

- Dispositivos de 3 terminales
 - Drenador y fuente: dos terminales de un camino
 - Puerta: controla el camino
 - Modelo de conmutador:
 - Puerta=1 ⇒ conduce
 - Puerta=0 ⇒ circuito abierto
- nMOS {
- Puerta=0 ⇒ conduce
 - Puerta=1 ⇒ circuito abierto
- pMOS {
- Puerta=0 ⇒ conduce
 - Puerta=1 ⇒ circuito abierto



Pablo Ituero

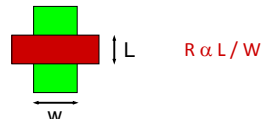
El inversor CMOS



Pablo Ituero

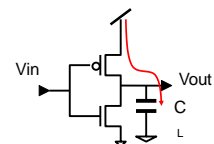
Caracterización del inversor

- ✓ Jugando con los tamaños de los transistores y de la capacidad de carga



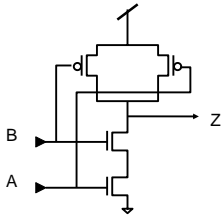
- ✓ Hemos de determinar:

- Tiempo de subida
- Tiempo de bajada
- Retardo de la puerta

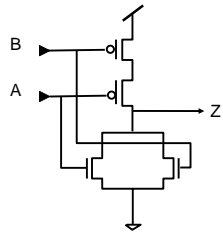


Pablo Ituero

Puertas NAND y NOR



$$Z = \overline{AB}$$



$$Z = \overline{A+B}$$

Pablo Ituero