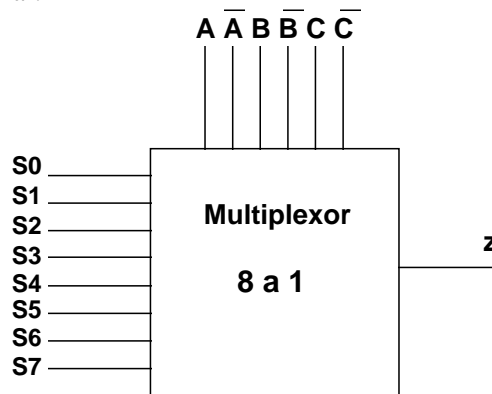


EJERCICIO N° 1

Para los problemas 1 y 2 utilice lógica de conmutación exclusivamente (no puertas). Suponga que dispone tanto de las señales de entrada como de sus complementos, así como de "0" y "1".

1(a). Dibuje un diagrama con transistores correspondiente a una estructura CMOS que realice la siguiente función lógica combinacional:

A	B	C	Z
0	0	0	S0
0	0	1	S1
0	1	0	S2
0	1	1	S3
1	0	0	S4
1	0	1	S5
1	1	0	S6
1	1	1	S7

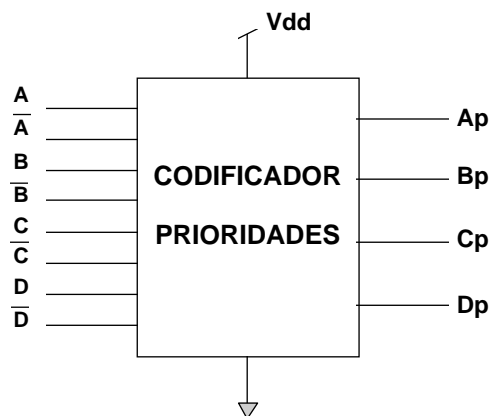


1(b). Construya un diagrama de barras en color para la estructura realizada en el apartado anterior.

2(a). Construya un diagrama de barras para una estructura digital nMOS que realice la función "codificación de prioridades" tal como se describe a continuación:

A	B	C	D	Ap	Bp	Cp	Dp
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	X	0	0	1	0
0	1	X	X	0	1	0	0
1	X	X	X	1	0	0	0

X: Indiferente



2(b). Explique como funciona el circuito que ha diseñado en el apartado anterior. ¿Podría ser expandido de una forma natural para mayor número de entradas? ¿Cómo?

2(c). Haga un diseño análogo al de los dos apartados anteriores, pero en tecnología CMOS.