

ENTREGA Nº 6: MEMORIAS DEL PROYECTO FINAL

En esta entrega se va a diseñar los elementos de memoria del proyecto final de la asignatura. Por lo tanto, si unimos esta entrega a las anteriores tendremos, prácticamente, toda la funcionalidad del sistema desarrollada.

Observaciones:

- Para el cálculo de la potencia, utilice la misma frecuencia que empleó en las entregas anteriores. Especifique bajo qué condiciones exactas se han realizado las medidas.
- Para el cálculo del retardo en el caso peor, explique exactamente qué células, transistores y condensadores están involucrados en el camino crítico.
- **No se olvide de pegar capturas de pantalla** de todos los trazados que realice en el documento que entregue.

1.- Temporización del Sistema Completo

1(a) Describa la temporización del su sistema completo. Al menos incluya un diagrama empleando dos colores y especificando los puntos donde ha usado alguna excepción al modelo estricto de dos fases. Puede incluir también información adicional que facilite la comprensión de su esquema como cronogramas, esquemáticos, etc.

2.- Memoria ROM

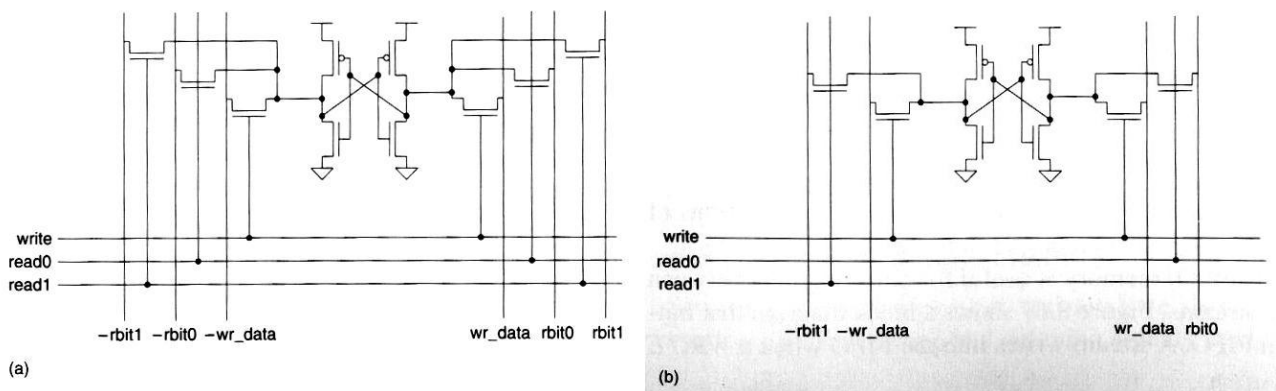
Nota: para este ejercicio se permite utilizar las facilidades de compilación de Electric: Tools -> Generation -> ROM Generator, pero no se dará soporte sobre ellas.

2(a) Diseñe e implemente una memoria ROM que cumpla con las especificaciones del proyecto.

2(b) Caracterice (con simulaciones o aproximaciones) el diseño, proporcionando el área, el retardo y el consumo de potencia para la operación de lectura.

3.- Fichero de registros

3(a) Diseñe e implemente el fichero de registros cumpliendo las especificaciones del proyecto: 8 registros de 8 bits con dos puertos de lectura y uno de escritura. Sea especialmente cuidadoso en la justificación del tamaño de los transistores. La célula de memoria básica se realizará a partir de uno de los diseños expuestos en la siguiente figura:



Dos posibles implementaciones de una célula de memoria con dos puertos de lectura y uno de escritura.

[Rabaey 2003]

3(b) Explique con claridad el esquema de temporización que rige la memoria completa. Si se ha salido del criterio estricto justifique su decisión.

3(c) Caracterice (con simulaciones o aproximaciones) el diseño, proporcionando el área, el retardo y el consumo de potencia.